

(43) Date of publication of application: 07.04.84

H04N 5/48  
H04N 5/14

(71) Applicant: **VICTOR CO OF JAPAN LTD**

(72) Inventor: **SAWADA SHIGERU**  
**ITO SHIGEHIRO**

DS by an adder 13 to output the added signal.

COPYRIGHT: (C)1984,JPO&Japio

**CONSTITUTION:** An input signal is delayed by delay circuits 2, 3 having equal delay time, the input signal and outputs from the circuits 2, 3 are weighted by  $\alpha_0 @ \alpha_2$  in weighting circuits 4@6, the outputs from the circuits 4@6 are added by an adder 7 to constitute the characteristic variable transversal filter TVF. The weighting forms  $\alpha_0 + \alpha_1 + \alpha_2 = 0$  and  $\alpha_0 @ \alpha_2$  are variables proportional to an analog controlling variable. The output of the adder 7 is interrupted at its DC component by a DC interrupting means DS consisting of a characteristic fixing type TVF and the output signal is inputted to an adder 13. The output of the circuit 2 is delayed 12 by the operating time of the circuits 4@6, the adder 7 and the means DS and added to the output of the

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—61283

⑬ Int. Cl.<sup>3</sup>  
H 04 N 5/48  
5/14

識別記号

庁内整理番号  
7170—5C  
6940—5C

⑭ 公開 昭和59年(1984)4月7日

発明の数 1  
審査請求 未請求

(全 9 頁)

⑮ 信号処理用フィルタ回路

⑯ 特 願 昭57—171160

⑰ 出 願 昭57(1982)9月30日

⑱ 発 明 者 沢田繁

横浜市神奈川区守屋町3丁目12  
番地日本ビクター株式会社内

⑲ 発 明 者 伊藤茂広

横浜市神奈川区守屋町3丁目12  
番地日本ビクター株式会社内

⑳ 出 願 人 日本ビクター株式会社

横浜市神奈川区守屋町3丁目12  
番地

㉑ 代 理 人 弁理士 今間孝生

明 細 書

1. 発明の名称

信号処理用フィルタ回路

2. 特許請求の範囲

1. 如型の対象とされる信号を予め定められた時間だけ遅延させる単位遅延素子を1個以上備えてなる信号遅延手段と、前記の信号遅延手段の入出力間における所定の位置で得られる信号に、それぞれ所望の重み付けを施す手段と、前記の重み付け手段によって重み付けが施された信号の加算手段とからなるトランスバーサルフィルタを、その周波数対振幅特性における直利利得が略々ゼロに近いという条件を満足させつつ、重み付け手段における重み付けを外部制御信号によって変化させることにより、周波数対振幅特性と周波数対位相推移特性との何れか一方の特性もしくは双方の特性が可変されるように構成してなる特性可変型のトランスバーサルフィルタと、前記のトランスバーサルフィルタの出力信号が与えられる直流阻止手段と、前記の直流阻止手段からの出

力信号が一方入力信号として与えられる信号合成手段と、前記した特性可変型のトランスバーサルフィルタと直流阻止手段との直列接続回路によって信号に与えられる時間遅延と等しい時間遅延を前記した特性可変型のトランスバーサルフィルタへの入力信号に与えて、それを前記した信号合成手段の他方入力信号として与える信号遅延手段とによって構成してなる信号処理用フィルタ回路

2. 直流阻止手段として、周波数対位相推移特性が直線的なトランスバーサルフィルタを用いた特許請求の範囲第1項記載の信号処理用フィルタ回路

3. 特性可変型のトランスバーサルフィルタとして、周波数対位相推移特性が直線的なものを用いてなる特許請求の範囲第1項記載の信号処理用フィルタ回路

4. 単位遅延素子として電荷伝送素子 (BBD) または電荷結合素子 (CCD) を用いてなる特許請求の範囲第1項記載の信号処理用フィルタ回路

3. 発明の詳細な説明

## (産業上の利用分野)

処理の対象とされる信号の周波数対振幅特性と周波数対位相推移特性(以下、周波数対位相特性という)との何れか一方の特性または双方の特性を連続的に可変できるようにした信号処理用フィルタ回路は、各種の信号の信号処理のために用いられる。

## (従来技術)

例えば、再生画像における鮮鋭度の可変調節によって画質の調整を行なうようにした画質調整回路においては、信号の周波数対振幅特性が可変となるように構成された信号処理用フィルタ回路が用いられる。

さて、コンデンサやコイルを用いて構成した集中型の遅延素子、あるいは分布定数型の遅延素子や、トランスや抵抗などの回路素子により構成されたアナログ電子回路による従来の一般的な画質調整回路には、周波数対振幅特性の変化に伴って、周波数対位相特性が非直線的に変化するため、画質補正動作によって映像信号に付加さ

れるブリシュートやオーバシュートがアンバランスになり易いという欠点があった。

これに対し、予め定められた時間だけ信号を遅延せしめる単位遅延素子を1個以上備えてなる信号遅延手段と、前記の信号遅延手段の入出力間における所定の位置で得られる信号に、それぞれ所定の重み付けを施す手段と、前記の重み付けが施こされた信号の加算手段とからなる特性可変型のトランスバーサルフィルタを用いて構成された従来の画質調整回路では、前記した重み付け手段における重み付けを変化させることによって、周波数対振幅特性や周波数対位相特性を所望のように変え、また、その画質調整特性としては、ブリシュートとオーバシュートとが理想的にバランスしたものが容易に得られるという特徴を有している。

第1図は、特性可変型のトランスバーサルフィルタを用いて構成した従来の画質調整回路のブロック図であって、第1図において1は原信号の入力端子、2, 3はそれぞれ等しい遅延時間 $\tau_1$ を有

する第1, 第2の遅延回路である。また、4, 5, 6は入力端子1に供給された原信号、第1の遅延回路2からの出力信号、第2の遅延回路3からの出力信号に対して、それぞれ所定の重み付け $\alpha_0$ ,  $\alpha_1$ ,  $\alpha_2$ を付与する重み付け回路であり、前記した各重み付け回路4~6は、重み付け $\alpha_0$ ,  $\alpha_1$ ,  $\alpha_2$ に比例した増幅度を有する増幅器によって構成されており、制御信号の入力端子9に供給される制御信号によって、各信号に付与される重み付けが変えられるようになされている。

前記の各重み付け回路4~6からの出力信号は、加算器7によって加算された後、出力端子8に送出される。

第1図示の従来の画質調整回路において、その周波数対位相特性を直線的なものとするための制約条件は、前記した重み付け $\alpha_0$ と $\alpha_1$ とについて次の(1)式で示されるものである。

$$\alpha_0 = \alpha_1 \quad \dots (1)$$

また、第1図示の従来の画質調整回路において、周波数対振幅特性における周波数ゼロ(直流)の

利得 $G_1$ (直流利得 $G_0$ )が一定であるための制約条件は、重み付け $\alpha_0 \sim \alpha_2$ について次の(2)式で示されるものである。

$$\alpha_0 + \alpha_1 + \alpha_2 = K \quad \dots (2) \quad (\text{ただし、} K \text{ は一定であることを示している符号とする})$$

なお、第2図において、周波数 $f$ は、第1, 第2の遅延回路2, 3の遅延時間 $\tau_1$ に関して、次のように示される周波数であり、この周波数 $f$ は周波数対振幅特性の変化の中心周波数を示している。

$$f = \frac{1}{2\tau_1}$$

今、制御信号の入力端子9に供給される制御信号によって、重み付け回路4~6における重み付け $\alpha_0 \sim \alpha_2$ が変化されることによって変化する周波数対振幅特性における中心周波数 $f$ の利得 $G_2$ は、前記した制御信号によるアナログ制御量を表わす変数を $a$ (ただし、 $a \geq -1$ )とすると、次の(3)式で示される。

$$G_2 = \alpha_1 - \alpha_0 - \alpha_2 = (1 + a) K \quad \dots (3)$$

前記した条件によって所定の重み付け $\alpha_0 \sim \alpha_2$ は

次の(4)式のように与えられる。

$$\left. \begin{aligned} \alpha_0 &= \alpha_2 = -\frac{ak}{4} \\ \alpha_1 &= \left(1 + \frac{a}{2}\right)K \end{aligned} \right\} \quad \text{---(4)}$$

そして、第1図示の面質調整回路は、その重み付け回路4～6が、制御信号によるアナログ制御量を表わす変数 $a$ によって前記した(4)式に従う重み付け $\alpha_0 \sim \alpha_2$ を信号に与えるような構成のものとなされているとともに、加算回路7が高精度の加算を行ないうるものとして構成されている場合には、その周波数対振特性をアナログ制御量を表わす変数 $a$ の変化に応じて所要のように変化させることができる。

(発明の解決しようとする問題点)

ところが、第1図示の構成の面質調整回路を実際に回路化する場合には、アナログ制御量を表わす変数 $a$ と対応して(4)式を厳密に満足させうる重み付け $\alpha_0 \sim \alpha_2$ を設定できる重み付け回路4～6が構成され難いこと、及び、加算器7として加算精度の高いものが構成され難いこと、などの理由に

回路化した場合、重み付け $\alpha_0 \sim \alpha_2$ が、既述した(2)式の制約条件を満足しうるものとはならず、アナログ制御量を表わす変数 $a$ の変化に応じて変化する周波数対振特性における直流利得 $G_1$ は、第2図中の曲線A、B、Cに示されている $G_{1h}$ 、 $G_{1m}$ 、 $G_{1l}$ のようにアナログ制御量を表わす変数 $a$ が、 $a > 0$ 、 $a = 0$ 、 $a < 0$ の各場合についてそれぞれ異なるものとなり(第2図中の曲線A、B、Cは、アナログ制御量を表わす変数 $a$ が、 $a > 0$ 、 $a = 0$ 、 $a < 0$ の各場合における任意の特定値と対応する周波数対振特性曲線であり、図中の $G_{1h}$ 、 $G_{1m}$ 、 $G_{1l}$ は(3)式で示される $G_1$ の値である)。そのため、面質調整回路を経た映像信号の信号レベルが、アナログ制御量を表わす変数 $a$ の値によって異なるものとなって、再生画像のコントラストが面質調整により変動することになるので、再生画像の品位を劣化させてしまう。

(問題点を解決するための手段)

本発明は、特性可変型のトランスバーサルフィルタにおけるすべての重み付けを、アナログ制御

量によって、良好な性能を有する面質調整回路を得ることは困難である。

すなわち、アナログ回路には非線形性の問題が必ず伴っているものであり、そのために、重み付け回路4～6や加算器7などを、それらの特性がそれぞれ所要の特性を有するものとして構成することは困難であり、また、重み付け回路5で設定すべき重み付け $\alpha_1$ は、(4)式の $\alpha_1 = \left(1 + \frac{a}{2}\right)K$ で示されているように、アナログ量の変数 $a$ に対して比例関係にはないから、そのような特性の重み付け回路5としては構成が複雑なものとなることが避けられず、さらに、遅延素子としてCCD素子が用いられている場合に、そのCCD素子が形成されるMOS構成のチップ上に、加算器7、その他の回路部分も構成せよという一般的な手段を採用した場合には、回路素子としての抵抗が比較的高い抵抗値のものとなり、かつ、精度も悪いものとなるから、加算器7としても加算精度の低いものしか構成され得ないからである。

したがって、第1図示の面質調整回路を実際に

量を表わす変数 $a$ に対して比例関係にあるようなものとして重み付け回路の構成を容易にするとともに、前記した特性可変型のトランスバーサルフィルタにおけるすべての重み付けの総和が0となるように各重み付けを定め、また、前記した特性可変型のトランスバーサルフィルタからの出力信号を、直流阻止手段に与えることにより、アナログ制御量を表わす変数 $a$ の変化によっても、周波数対振特性における直流利得 $G_1$ がゼロの状態もしくは略々ゼロの状態にされるようにし、さらに、前記した直流阻止手段からの出力信号と、特性可変型のトランスバーサルフィルタへの入力信号に所要の時間遅延を与えた信号とを合成して出力信号として、従来例のものにおける欠点の解消された信号処理用フィルタ回路を提供できるようにしたのである。

(実施例)

次に、添付図面を参照して本発明の信号処理用フィルタ回路の詳細について説明する。第3図は本発明の信号処理用フィルタ回路の一実施例の

ブロック図であって、この第3図において、既述した第1図に示す回路配置における構成部分と同一の構成部分には、第1図中で使用した図面符号と同一の図面符号を付している。

第3図において、1は原信号の入力端子、2、3はそれぞれ等しい遅延時間 $\tau_1$ を有する第1、第2の遅延回路であり、また、4、5、6は入力端子1に供給された原信号、第1の遅延回路2からの出力信号、第2の遅延回路3からの出力信号に対して、それぞれ所定の重み付け $\alpha_0$ 、 $\alpha_1$ 、 $\alpha_2$ を付与する重み付け回路であり、前記した各重み付け回路4～6は、重み付け $\alpha_0$ 、 $\alpha_1$ 、 $\alpha_2$ に比例した増幅度を有する増幅器によって構成されており、制御信号の入力端子9に供給される制御信号によって、各信号に付与される重み付けが変えられるようになされている。

前記の各重み付け回路4～6からの出力信号は、加算器7によって加算された後に、直流阻止手段DSを介して信号合成手段13へその一方入力信号として与えられる。

止手段DSを介して、信号合成手段13へその一方入力信号として与えられる信号は、入力端子1に供給された信号に対して $(\tau_1 + \tau_2)$ だけ時間的に遅れた信号である。

前記の信号合成手段13では、前記のように入力端子1に供給された信号に対して $(\tau_1 + \tau_2)$ だけ時間的に遅れた状態の直流阻止手段DSからの出力信号をその一方入力信号とし、また、前記した一方入力信号と同じ時間 $(\tau_1 + \tau_2)$ だけ遅延させた原信号をその他方入力信号として、両者の加算を行なって得た出力信号を出力端子8に送出する。

第3図に示す構成例のものでは、前記の信号合成手段13の他方入力信号として、遅延時間が $\tau_1$ の遅延回路2と遅延時間が $\tau_2$ の遅延回路12との直列接続回路に原信号を通して、原信号に対して $(\tau_1 + \tau_2)$ だけ時間遅れの生じた信号を用いるようにしている。

さて、第3図に示す本発明の信号処理用フィルタ回路において、原信号に対して重み付け回路4

第3図示の構成例において、直流阻止手段DSとしては、遅延時間が $\tau_2$ の遅延回路10と減算器11とによって構成された特性固定型のトランスバーサルフィルタが用いられているが、第3図中で直流阻止手段DSに用いられている特性固定型のトランスバーサルフィルタは、第4図のbに示されているような周波数対振幅特性を有するものであって、第4図中の周波数 $f_c$ は、遅延回路10の遅延時間 $\tau_2$ に因して、 $f_c = \frac{1}{2\tau_2}$ で示されるものであり、この特性固定型のトランスバーサルフィルタは、周波数 $f_c$ を通過帯域の中心周波数とし、かつ直流阻止特性を示すような帯域通過特性を有するとともに、周波数位相特性が直線的なフィルタとなされている。

前記のように、直流阻止手段DSとして、遅延時間が $\tau_2$ の遅延回路10と減算器11とからなる特性固定型のトランスバーサルフィルタを用いた場合に、遅延時間が $\tau_1$ の遅延回路2、3と、重み付け回路4～6と、加算器7などで構成された特性可変型のトランスバーサルフィルタと、前記した直流阻

で付与する重み付け $\alpha_0$ と、遅延回路2の出力信号に対して重み付け回路5で付与する重み付け $\alpha_1$ と、遅延回路3の出力信号に対して重み付け回路6で付与する重み付け $\alpha_2$ などは、それぞれ次のようなものとして設定される。

$$\alpha_0 + \alpha_1 + \alpha_2 = 0 \quad \dots (5)$$

$$\alpha_0 = \alpha_2 = -\frac{\alpha}{4} \quad \alpha_1 = \frac{\alpha}{2} \quad \dots (6)$$

前記のように、各重み付け $\alpha_0 \sim \alpha_2$ のすべてのものが、アナログ制御量を表わす実数 $\alpha$ に対して比例関係にあるものとなされることにより、各重み付け回路4～6の構成が容易となり、また、入力端子1と加算器7の出力端子との間の回路、すなわち特性可変型のトランスバーサルフィルタの周波数対振幅特性における直流利得のばらつきも、第4図のaに示すように、従来構成のものにおける周波数対振幅特性における直流利得のばらつきよりも小さくなる傾向を示している。

第4図のa～d図において、各図の縦軸は特性を含めた出力（利得に比例する）を表わしており、

縦軸中の0は理想値を示し、この理想値よりも上側はプラス、下側はマイナスである。

第3図示の本発明の信号処理用フィルタ回路において、その構成部材として用いられている特性可変型のトランスバーサルフィルタは、第1図示の回路配置に用いられている特性可変型のトランスバーサルフィルタに比べて、重み付け回路5の構成が簡略化されていることにより、既述のように第1図示の回路配置のものに比べて、周波数対振幅特性における直流利得のばらつきの点でも幾分かは改善されるという傾向がみられるにしても、重み付け回路4～6における重み付け $\alpha_0 \sim \alpha_6$ が、アナログ制御量を表わす変数 $a$ に従って理想的な状態に定まらないということは、既述した第1図示の回路配置の場合と同じであるから、アナログ制御量を表わす変数 $a$ の変化に伴って、特性可変型のトランスバーサルフィルタの周波数特性における直流利得 $G_1$ は、第4図の $a$ に示されている $G_1, h, G_1, m, G_1, l$ のように、理想値を示す0点に対して不規則的に変動してしまう。なお、第4図にお

ける $A, B, C$ は、アナログ制御量を表わす変数 $a$ が、 $a > 0, a = 0, a < 0$ の場合における任意の特定値に対する特性可変型のトランスバーサルフィルタ(第3図中の入力端子1と加算器7の出力端との間の回路配置)の周波数対振幅特性曲線を示している。

そこで、本発明の信号処理用フィルタ回路では、入力端子1と加算器7の出力端との間に構成されている特性可変型のトランスバーサルフィルタからの出力信号を直流阻止手段DSに与えて前記の特性可変型のトランスバーサルフィルタの出力信号中の直流分を除去するとともに、前記のようにして直流分の除去された状態の前記した特性可変型のトランスバーサルフィルタの出力信号に対して、所要の時間遅延が与えられている状態の原信号を加算することにより、前記した特性可変型のトランスバーサルフィルタで生じている直流利得の変動が極めて少ない状態の出力信号が信号処理用フィルタから得られるようにしているのである。

第3図示の実施例構成のものでは、直流阻止手

段DSとして、直線的な周波数対位相特性を有する特性固定型のトランスバーサルフィルタが用いられていることは既述したとおりであるが、このように直線的な周波数対位相特性を有する特性固定型のトランスバーサルフィルタを直流阻止手段として用いることは、信号処理の対象とされる信号が映像信号の場合には不可欠である。しかし、信号処理の対象とされている信号によっては、直流阻止手段DSとして直線的な周波数対位相特性を有していなくてもよい場合もあり、そのような場合の直流阻止手段DSとしては、例えば、コンデンサによって直流分を遮断するようにした簡単な構成の直流阻止手段DSを用いることも可能である。

直流阻止手段DSとして、特性固定型のトランスバーサルフィルタが用いられた場合には、特性可変型のトランスバーサルフィルタについて述べたと同様な理由により、周波数対振幅特性における直流利得が第4図の $b$ の $G_1$ のように完全にゼロとはならない場合もあるが、この場合のゼロからのずれ量は極めて小さく、殆んどゼロとみなしても

差支えがない程度であり、結局、特性可変型トランスバーサルフィルタと、直流阻止手段DSに用いた特性固定型トランスバーサルフィルタとの直列接続による総合的な周波数対振幅特性は、第4図の $a$ の特性曲線で示される特性と第4図の $b$ の特性曲線で示される特性との相乗特性となり、それは第4図の $c$ の特性曲線で示されるようなもの、すなわち、直流利得のゼロからのずれが殆んど認められないものとなる。なお、直流阻止手段DSとして特性固定型のトランスバーサルフィルタが用いられる場合でも、その重み付け回路で設定されるべき各重み付けを微調整することによって、周波数対振幅特性における直流利得が完全にゼロの状態の特性固定型のトランスバーサルフィルタを得て用いることもできるのであり、その場合には、特性可変型トランスバーサルフィルタと、特性固定型トランスバーサルフィルタによる直流阻止手段DSとの直列接続回路の周波数対振幅特性における直流利得が完全にゼロの状態になされることはいうまでもない。

前記した直流阻止手段DSからの出力信号が一方入力信号として与えられている信号合成手段13に対する他方入力信号は、入力端子1に供給された原信号が、遅延回路2によって $t_1$ だけ遅延された後、遅延回路12によって $t_2$ だけ遅延された信号であって、この信号合成手段13に対する他方入力信号と、信号合成手段13に対する一方入力信号とは、入力端子1から信号合成手段13の入力側までの遅延時間が等しくなされているから、信号合成手段13の出力側、すなわち、出力端子8と入力端子1との間の回路全体の総合的な周波数対振幅特性は、第4図のdに示すように、アナログ制御量を表わす変数 $\alpha$ の変化によっても、直流利得 $G_1$ が変動しないものとなる。

したがって、本発明の信号処理用フィルタ回路によれば、画質調整を行なっても再生画像にコントラストの変化を生じさせることもないのであり、本発明により既述した従来回路の欠点が良好に解消されるのである。

次に、第5図及び第6図は、入力端子1に供給

個の加算器7a, 7bを備えているものとなされるが、その作用は第3図及び第5図中に示されているものと同一である。

第3図、第5図及び第6図に示す各実施例回路では、特性可変型のトランスバーサルフィルタと直流阻止手段DSとの直列接続の選択として、入力端子1側に特性可変型のトランスバーサルフィルタがかけられているものとなされているが、実施に当っては入力端子1側に直流阻止手段DSをおき、直流阻止手段DSからの出力信号を特性可変型のトランスバーサルフィルタへ供給されるようになされてもよい。

また、上記した各実施例中で使用されている遅延回路としては、例えば電荷転送素子(BBI)や電荷結合素子(CCD)などのような半導体による遅延素子を用いて構成されているものが良好に使用できるが、その他にコンデンサとインダクタとによる集中型の遅延回路や分布型の遅延回路などによる遅延回路が用いられてもよいことは勿論である。

された原信号を遅延させて、信号合成手段13へその他の他方入力信号として与えるための遅延回路のすべてを、特性可変型トランスバーサルフィルタの構成に用いられている遅延回路とは別個に設けるようにしている本発明の信号処理用フィルタ回路の他の実施例のブロック図であり、第5図及び第6図において、15は遅延時間が $(t_1 + t_2)$ であるように構成されている遅延回路である。第5図及び第6図においては、遅延時間が $t_1$ の遅延回路14と、遅延時間が $t_2$ の遅延回路12との直列接続回路によって遅延回路15が構成されているが、遅延回路15としては、要するに、入力端子1と信号合成手段13までの間に設けられている特性可変型トランスバーサルフィルタと直流阻止手段DSとの直列回路によって信号に与えられる遅延時間と等しい遅延時間を原信号に与えるような構成を有する遅延回路であればよいのである。

なお、第6図に示す実施例回路では、特性可変型トランスバーサルフィルタの構成形態が、第3図及び第5図中に示されているものと相違し、2

第3図及び第5図ならびに第6図に示す各実施例回路は、特性可変型のトランスバーサルフィルタにおける遅延回路数2, 3の遅延時間 $t_1$ に関して、 $f_1 = \frac{1}{2t_1}$ で示される周波数 $f_1$ の利得が可変されるものとして構成されているが、例えば、周波数 $f_1, f_2, f_3 \dots f_n$ の $n$ 個の周波数において利得が可変されるような信号処理用フィルタ回路を構成させる場合には、 $f_1 = \frac{1}{2t_1}, f_2 = \frac{1}{2t_2}, f_3 = \frac{1}{2t_3} \dots f_n = \frac{1}{2t_n}$ の関係にある遅延時間 $t_1, t_2 \dots t_n$ が得られる遅延回路を用いて、各所要の時間遅延の与えられた信号に対して所定の重み付け加算を行なうようにすればよい。

また、第3図及び第5図ならびに第6図に示す各実施例回路では、特性可変型トランスバーサルフィルタとして、遅延時間が $t_1$ であるような2個の遅延回路2, 3を備えており、 $(2+1)$ 個の重み付け加算を信号に対して行なうような構成のものが用いられているが、一般に、同一の遅延時間を有する $n$ 個の遅延回路を用い、信号に対して $(n+1)$ 個の重み付け加算を行なうように構

成された特性可変型トランスバーサルフィルタが用いられる場合には、 $(n+1)$ 個の重み付け $\alpha_0 \sim \alpha_n$ が、次の(7)、(8)式を略々満足している状態で、アナログ制御量を表わす変数 $\alpha$ の変化に対して重み付けが変化されるようにすれば、周波数対位相特性が直線的で、かつ、周波数対振幅特性における直流利得のばらつきの小さな特性可変型トランスバーサルフィルタが得られる。

$$\alpha_0 + \alpha_1 + \alpha_2 + \dots + \alpha_n \approx 0 \quad \dots (7)$$

$$\alpha_j \approx (\alpha_{n-j}) \quad \text{または} \quad \alpha_j \approx -(\alpha_{n-j}) \quad \dots (8)$$

(ただし、 $0 \leq j \leq n$ の関係にある $j$ は、整数で可変のものである)

前記した(7)式は、トランスバーサルフィルタの周波数対振幅特性における直流利得をゼロにするための条件であり、また(8)式はトランスバーサルフィルタの周波数対位相特性を直線的なものにするための条件を示している。

第3図及び第5図ならびに第6図中で直流阻止手段DSとして使用されている特性固定型のトランスバーサルフィルタは、重み付けの個数が2個で

トランスバーサルフィルタが用いられてもよい。すなわち、巡回型のトランスバーサルフィルタは非巡回型のトランスバーサルフィルタよりも特性のばらつきが大きいので、従来回路で巡回型トランスバーサルフィルタを使用することなどは全く考えられないことなのであるが、本発明回路では直流利得の変動が極めて小さいことから、トランスバーサルフィルタとして巡回型のものが採用できるのである。

さらに、本発明の信号処理用フィルタ回路は、アナログ制御量を表わす変数 $\alpha$ の変化に応じて、周波数対位相特性が変化されるように構成することもできる。

本発明の信号処理用フィルタ回路は、画質調整回路のみならず、例えば音声信号の音質調整回路や、文字多重放送、ファクシミリ信号の波形態形にも用いることができる。文字多重またはファクシミリにおいて、信号がデジタル信号で送られているときは、伝送系の周波数特性や位相特性の非平坦性による伝送歪によって信号が歪むが、この

あるが、重み付けの個数を $(n+1)$ 個のものとして構成してもよく、その場合に前記した(7)、(8)式の関係が満足されるような重み付けを行なうことにより、周波数対振幅特性における直流利得がゼロで、かつ、周波数対位相特性の直線的なフィルタを構成することができる。なお、周波数対振幅特性における直流利得を完全にゼロの状態にするために、重み付けが微調整できるようにすることは望ましい実施の態様である。

これまでの説明は、処理の対象とされる信号が映像信号であってもよいように、周波数対位相特性が直線的な特性可変型トランスバーサルフィルタや特性固定型トランスバーサルフィルタについて行なってきたが、処理の対象とされる信号の種類によっては、周波数対位相特性が直線的でないトランスバーサルフィルタが用いられてもよいことは当然である。

また、これまでの実施例では、非巡回型のトランスバーサルフィルタを使用しているものとしての説明が行なわれているが、本発明では巡回型の

ような場合にも本発明の信号処理用フィルタ回路はアナログ信号とデジタル信号との双方の信号に対する信号処理用に有効に適用できる。

#### (効果)

以上、詳細に説明したところから明らかなように、本発明の信号処理用フィルタ回路は、簡単な構成により、周波数対振幅特性における直流利得の変動が生じないものとなされるから、例えば本発明回路をテレビジョン画像の画質調整回路に用いた場合には、画質の調整によっても再生画像のコントラストが変動するようなことがなく、したがって、高品位な再生画像の得られるテレビジョン受像機が容易に得られ、また、遅延回路としてCCD素子のような半導体素子が用いられているのであった場合には、信号処理用フィルタ回路の全体を集積回路として一体化することができ、また、直流阻止手段としても遅延回路にCCD素子を用いたトランスバーサルフィルタを用いた場合には、従来回路に比べて見掛け上の部品点数の増加をもたらしことなく、かつ、コストの上昇を伴な



わずに従来回路の性能向上を達成でき、さらに、  
逐回型デジタルフィルタ構造の採用も可能である  
ために、構造上の制約条件が緩和されるなどの諸  
特徴を有する。

#### 4. 図面の簡単な説明

第1図は従来例回路を示すブロック図、第2図  
及び第4図は説明用の特性曲線図、第3図及び第  
5図ならびに第6図は本発明の信号処理用フィル  
タ回路の各異なる実施形態のブロック図である。

1…入力端子、2, 3, 10, 12, 14, 15…遅延回

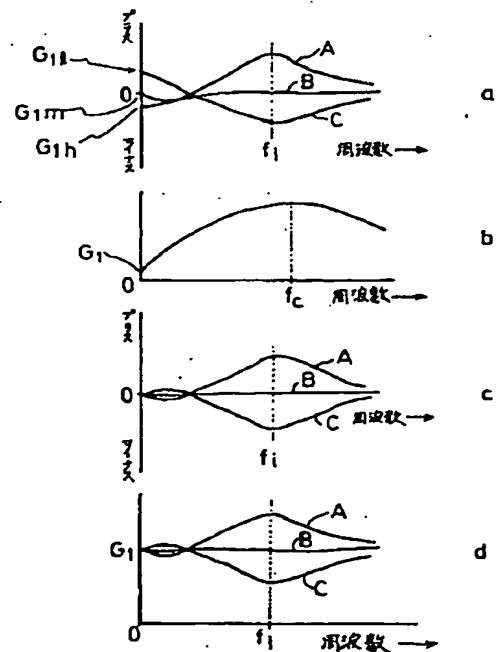
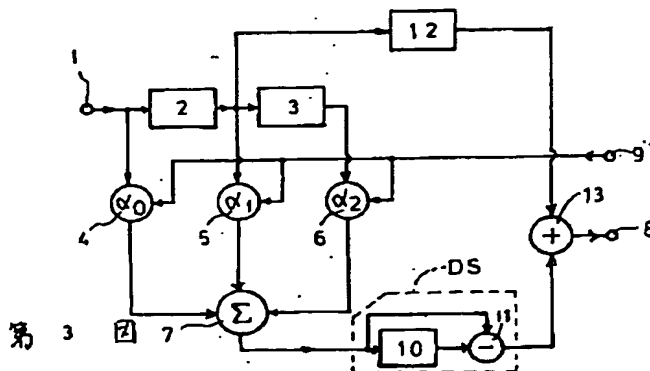
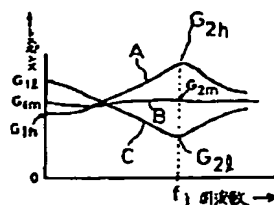
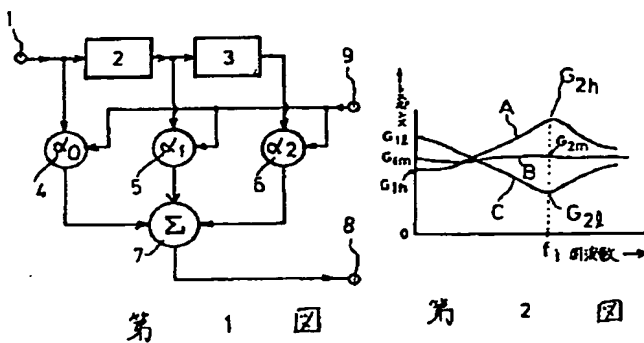
路、4～6…重み付け回路、7, 7a, 7b…加算器、

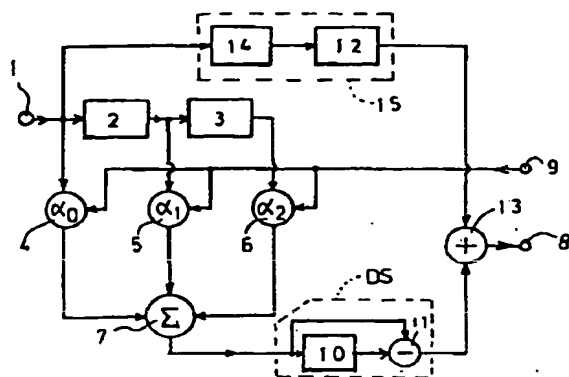
8…出力端子、9…制御信号の入力端子、

11…減算器、DS…直流阻止手段、

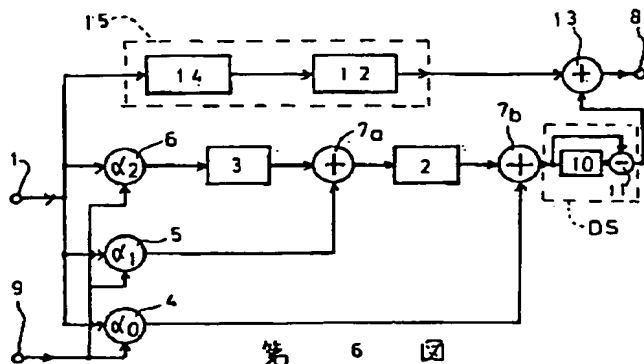
特許出願人 日本ビクター株式会社

代理人 弁護士 今 岡 孝 生





第 5 図



第 6 図